

概述

LP35118V 是一款高性能高耐压的副边同步整流控制芯片，适用于 AC-DC 的同步整流应用，适用于正激系统和反激系统。LP35118V 支持 DCM 和 CCM 多种工作模式。

LP35118V 采用专利的整流管开通判定技术，可以有效地避免因激磁振荡引起的驱动芯片误开通。

LP35118V 具有极快的关断速度，可以大幅度降低在 CCM 工作条件下因关断延迟造成的效率损失。

LP35118V 集成 VCC 供电技术，在不需要辅助绕组供电的情况下，保证芯片 VCC 不会欠压。

LP35118V 采用 SOT23-6L 封装。

特点

- 隔离型的同步整流控制应用
- 适用正激和反激系统
- 兼容 DCM 和 CCM 多种工作模式
- 控制芯片 200V 高耐压
- 驱动低阈值 NMOS
- 专利的整流管开通技术
- 极快的关断速度
- 可调的同步 MOS 关断阈值
- 集成 VCC 供电技术
- 芯片供电欠压保护
- 芯片过压钳位
- 芯片启动前驱动脚防误导通
- 外围元器件少
- 符合 ROHS, HF&REACH 要求

应用

- 充电器和适配器的同步整流
- 正激控制器和反激控制器

典型应用

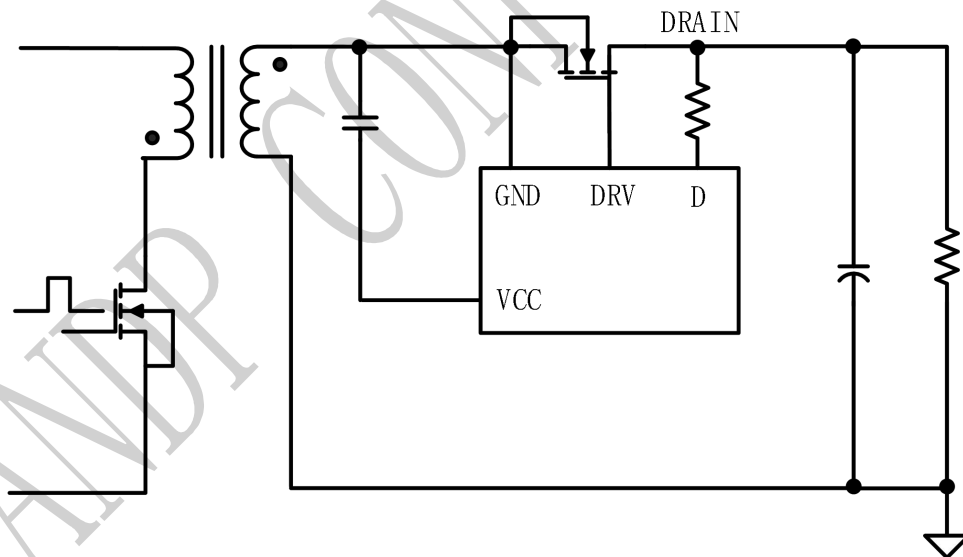


图 1 LP35118V 反激典型应用图

订购信息

订购型号	封装	包装形式	印章
LP35118V	SOT23-6L	盘装 3000 颗/盘	8VXXXX

*XXXX: 批号

管脚封装

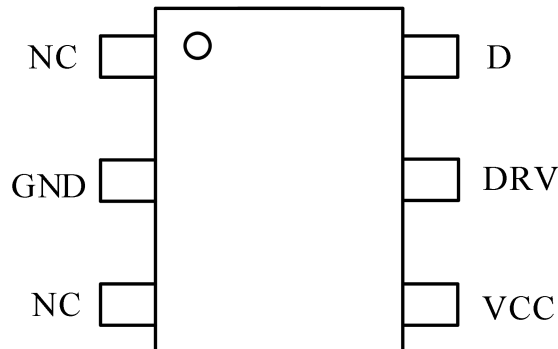


图 2 管脚封装图

管脚描述

管脚名称	描述
NC	悬空
GND	同步整流驱动器的芯片地，和 MOS 管的源极连接
VCC	同步整流管的电源脚位，接旁路电容到 GND
DRV	同步整流驱动脚位，和 MOS 管的栅极连接
D	同步整流驱动器的漏极电压检测脚，并供电 VCC 脚位，接 MOS 管漏极

极限参数(注 1)

符号	参数	参数范围	单位
D	芯片供电端和同步整流电压检测端	-0.7~200	V
VCC	电源电压	-0.3~8	V
DRV	芯片驱动脚位	-0.3~8	V
P _{DMAX}	功耗(注 2)	0.30	W
θ_{JA}	PN结到环境的热阻	240	°C/W
T _A	推荐工作温度	-20 to 85	°C
T _J	工作结温范围	-40 to 150	°C
T _{STG}	储存温度范围	-55 to 150	°C
	ESD (注 3)	2	KV

注 1: 最大极限值是指超出该工作范围，芯片有可能损坏。推荐工作范围是指在该范围内，器件功能正常，但并不完全保证满足个别性能指标。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数，该规范不予保证其精度，但其典型值合理反映了器件性能。

注 2: 温度升高最大功耗一定会减小，这也是由 T_{JMAX}, θ_{JA} , 和环境温度 T_A 所决定的。最大允许功耗为 P_{DMAX} = (T_{JMAX} - T_A) / θ_{JA} 或是极限范围给出的数字中比较低的那个值。

注 3: 人体模型，100pF 电容通过 1.5K Ω 电阻放电。

电气参数(注 4, 5) (无特别说明情况下, $V_{CC}=6V, T_A=25^{\circ}C$)

符号	描述	说明	最小值	典型值	最大值	单位
电源电压						
V_{CC_ON}	V_{CC} 启动电压	V_{CC} 上升	3.8	4.4	4.8	V
V_{CC_UVLO}	V_{CC} 欠压保护阈值	V_{CC} 下降	3.7	4.0	4.3	V
I_{CC}	V_{CC} 工作电流	---	280	340	430	μA
I_{ST}	V_{CC} 启动电流	$V_{CC}=V_{CC_ON}-0.1V$			150	μA
V_{CC}	V_{CC} 工作电压	$D=40V, Other Floating$	5.8	6.2	6.6	V
V_{CC_clamp}	V_{CC} 钳位电压	$I_{CC}=40mA$	6.1	6.5	6.9	V
控制电路						
V_{ON}	整流管开通电压阈值[注 6]	$V_{DS}<V_{ON}$, 开通	-0.25	-0.20	-0.15	V
V_{OFF}	同步关断阈值[注 6]	$V_{DS}>V_{OFF}$, 关断	10	20	30	mV
T_{ONMIN}	同步最小开通时间	$V_{CC}=6.0V$	0.9	1.1	1.3	μs
T_{OFFMIN}	同步最小关断时间	$V_{CC}=6.0V$	0.7	1.0	1.3	μs
T_{on_delay}	开通延迟[注 6]	$DRV \rightarrow GND, C=5nF$	120	150	180	ns
K_{max}	最大开通检测斜率[注 6]	$V_{CC}=6V$	21.0	24.0	27.0	V/100ns
K_{DR}	斜率检测下降速率[注 6]	$V_{CC}=6V$	-4.5	-4.0	-3.5	V/us
K_{min}	最小开通检测斜率[注 6]	$V_{CC}=6V$	1.3	1.5	1.7	V/100ns
T_{off_delay}	实际关断延迟[注 6]	$DRV \rightarrow GND, C=5nF$	25	30	33	ns
驱动电路						
V_{drv}	驱动电压最大值[注 6]	---	5.7	6.0	6.3	V
V_{GSMIN}	驱动电压最小值[注 6]	---	2.6	3.0	3.4	V
I_{chg}	驱动脚出电流典型值[注 6]	$C_g=5nF$ [注 7]	1.2	1.5		A
I_{dischg}	驱动脚入电流典型值[注 6]	$C_g=5nF$	3.2	4.0		A
T_{RISE}	驱动上升时间	$C_g=5nF$			25	ns
T_{FALL}	驱动下降时间	$C_g=5nF$			10	ns

注 4: 典型参数值为 $25^{\circ}C$ 下测得的参数标准。

注 5: 规格书的最小、最大规范范围由测试保证, 典型值由设计、测试或统计分析保证。

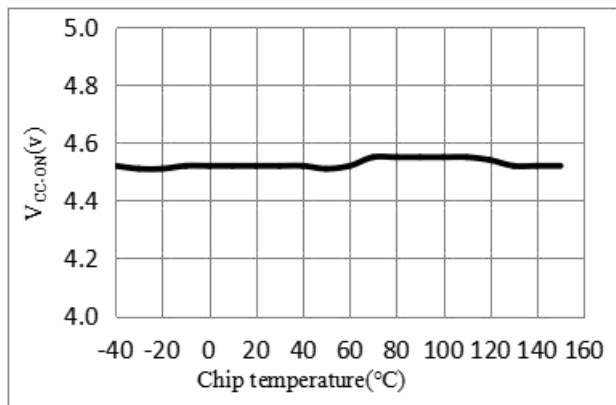
注 6: 该参数由设计保证。

注 7: C_g 为同步 MOS 管的寄生 C_{iss} 电容。

电气特性图

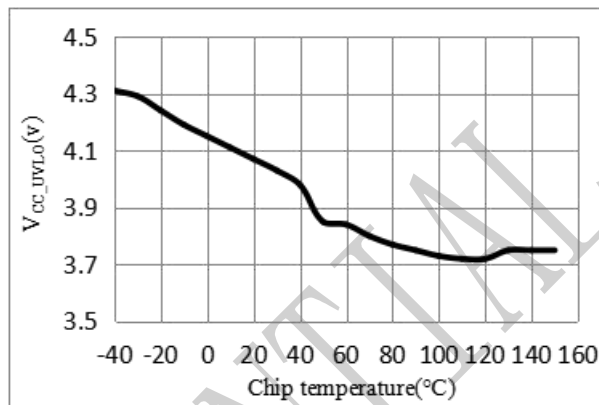
V_{CC} Start-up Voltage vs Temperature

C_{VCC}=1uF, V_{CC} Rising, Current Suddenly Increases



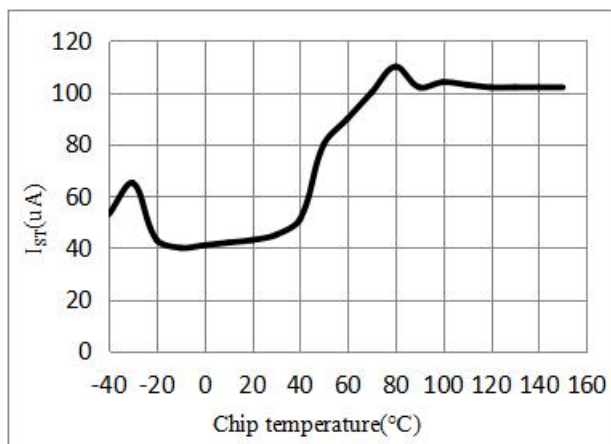
V_{CC} Turn-off Voltage vs Temperature

C_{VCC}=1uF, V_{CC} Falling, Current Suddenly Drops



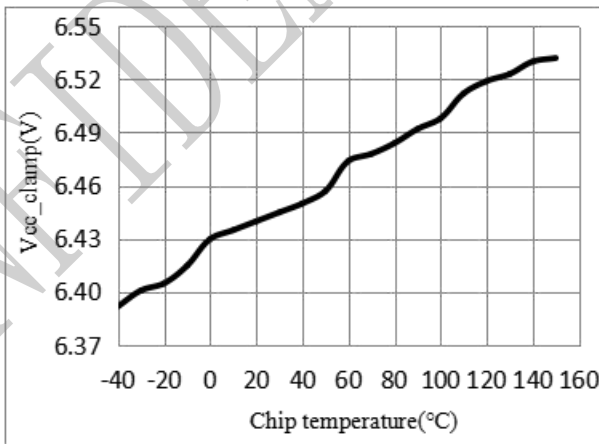
V_{CC} Start-up Current vs Temperature

C_{VCC}=1uF, V_{CC_ON} - 0.1V



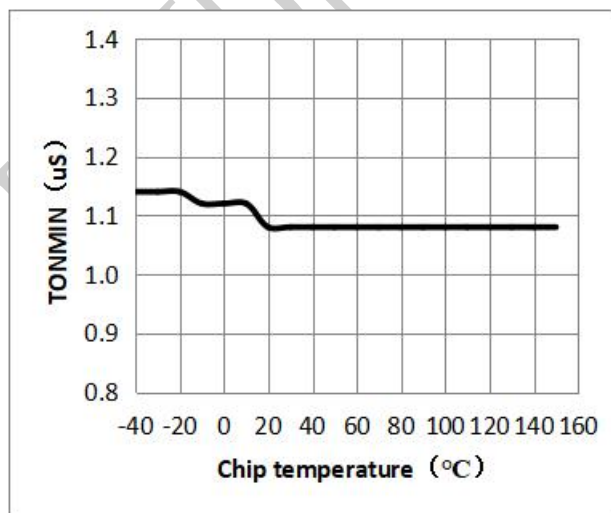
V_{CC} Clamp Voltage vs Temperature

C_{VCC}=1uF, I_{CC}=20mA



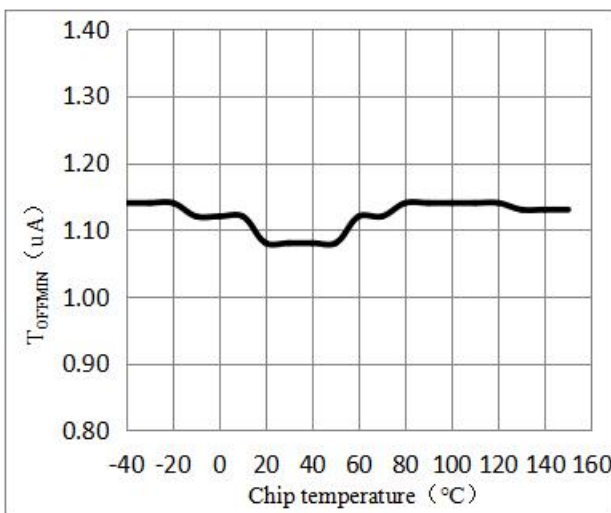
SR Minimum Turn-on Time vs Temperature

V_{CC}=6.0V



SR Minimum Turn-off Time vs Temperature

V_{CC}=6V



内部结构框图

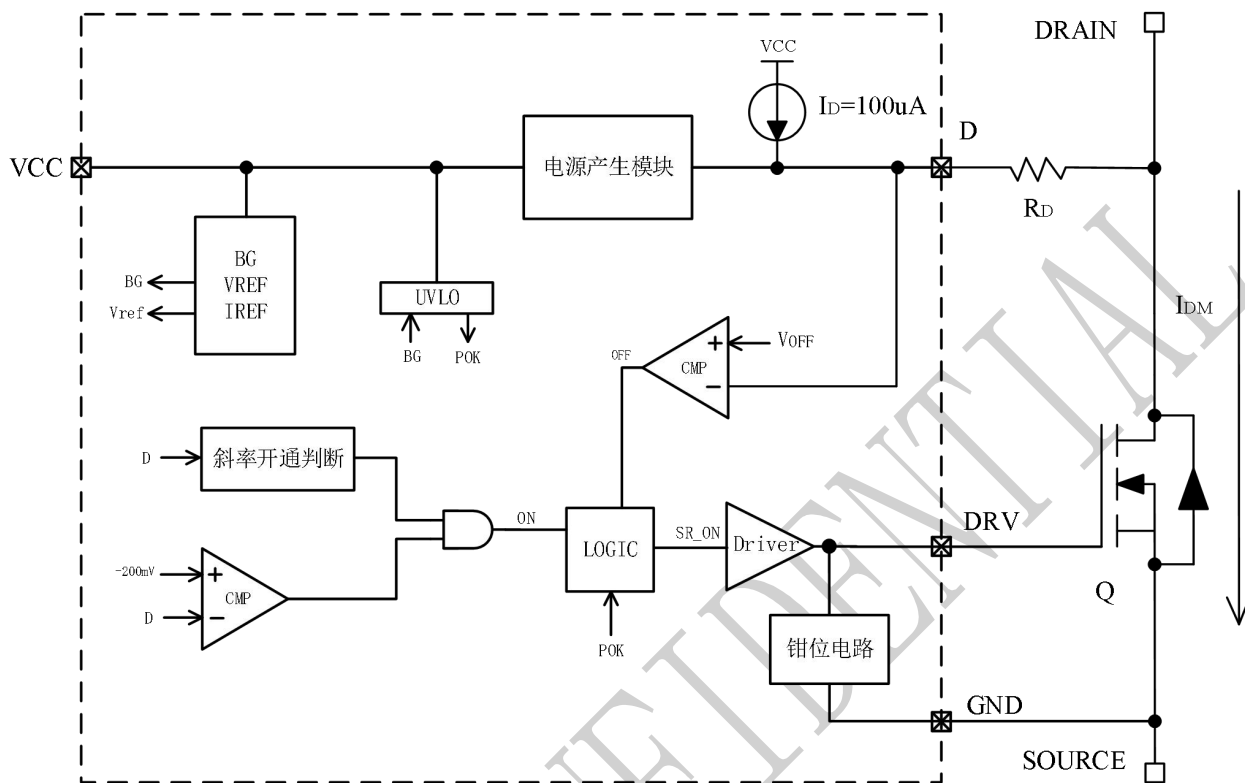


图3 LP35118V 内部框图

应用信息

LP35118V 是一款高性能高耐压的副边同步整流芯片

片，适用于隔离型的同步整流应用，适用于正激和反激系统，支持 DCM 和 CCM 多种工作模式。LP35118V 采用专利的整流管开通判定技术，可以有效的避免因激磁振荡引起的驱动芯片误开通。LP35118V 具有极快的关断速度，可以大幅度降低在 CCM 工作条件下因关断延迟造成的效率损失。LP35118V 集成 VCC 供电技术，在不需要辅助绕组供电的情况下，保证芯片 VCC 不会欠压。

启动

当系统上电后，通过内置 MOS 的体二极管对输出电容充电，输出电压上升。LP35118V 通过 D 脚连接输出电压，当输出电压上升时，经过芯片内部供电电路，给 VCC 电容充电，当 VCC 的电压充到开启阈值电压时，芯片内部控制电路开始工作，MOS 正常的导通和关断。MOS 正常的导通时，电流不再从体二极管流过，而从 MOS 的沟道流过。

芯片正常工作时，所需的工作电流仍然会通过 D 脚，给 VCC 供电。

同步整流管导通

DCM 工作时，由于电感的激磁作用，当初级芯片关断时，会产生振荡。为了防止误检测振荡信号，导致同步整流管的异常开启，LP35118V 采用专利的整流管开通技术。

当初级芯片关断时，次级 LP35118V 的漏极 D 与 GND 之间的电压迅速下降。LP35118V 通过检测 D 和 GND 之间的下降电压阈值和下降速率，能准确的判断同步整流管的开启。

开通条件：

当满足 $T_{OFF} > T_{OFFMIN}$ & $dV_{DS}/dt > K$ & $dt > 30ns$ & $V_{DS} < V_{ON}(-200mV)$ 时，且延时 150ns 后，同步开通。

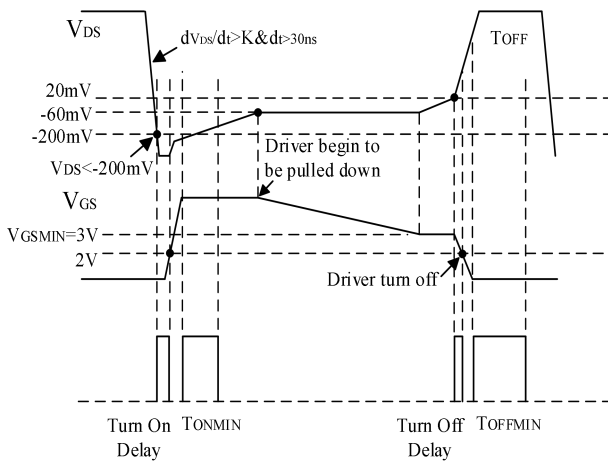


图 4

K 计算公式:

$$K = K_{max} - K_{DR} \times t$$

$$K_{min} \leq K \leq K_{max}$$

K_{max} : 最大开通斜率

K_{min} : 最小开通斜率

K : 开通检测斜率, 单位 V/100ns

K_{DR} : 斜率检测下降速率, 单位 V/us

t : 同步关断后, V_{DS} 持续大于 4V 的计时时间; 若小于 4V 计时清零

同步最小导通时间 (T_{ONMIN})

当同步开启后, 为了避免误关断同步整流。LP35118V 设置了最小导通时间 T_{ONMIN} (典型值 $1.1\mu s @ V_{CC}=6V$)。

同步导通阶段

同步导通时, 退磁电流减小, V_{DS} 电压上升; 当 V_{DS} 电压高于 -60mV 时, 会减小驱动电压, 使得 MOS 管的导通阻抗增大, 维持 V_{DS} 的导通电压 -60mV; 有利于同步关断时, 由于驱动电压低, 加快关断速度。但为了兼顾效率, V_{GS} 最小电压限定 3V。

同步整流管关断

为了避免同步整流管导通时, 因激磁振荡幅度较大, 导致误检测关断信号, 使同步整流管异常的关断; LP35118V 通过整流管关断电压阈值, 能准确地判断同步整流管的关断。

关断条件:

同步整流一旦开通, 在比较器屏蔽时间 T_{ONMIN} 内不进行关断动作。当开通时间 T_{on} 超过 T_{ONMIN} 时间后, 即 $T_{on} > T_{ONMIN} \& V_{ds} > V_{OFF}$, 关断同步。

同步最小关断时间 (T_{OFFMIN})

当同步超过关断阈值 (20mV) 关断后, 为了避免误开启同步整流。LP35118V 设置了最小关断时间 T_{OFFMIN} (典型值 $1\mu s @ V_{CC}=6V$)。

MOS 管的 DRAIN 与芯片的 D 脚之间串电阻说明

- 1) 增强 LP35118V 抗负压的能力, 增强系统可靠性
- 2) 可以调节同步 MOS 关断阈值

如图 3, LP35118V 内部固定 $I_D=100\mu A$ 电流源, 在 D 脚与 MOS 管的 DRAIN 脚之间的电阻 R_D 上形成压降, 从而:

$$V_{DSOFF} = I_{DM} * R_{dson}$$

$$V_{OFF} = I_D * R_D + V_{DSOFF}$$

V_{DSOFF} : 同步 MOS 关断阈值

V_{OFF} : 同步关断阈值

I_{DM} : 同步关断时的退磁电流

R_{dson} : 外置同步整流管的导通阻抗

从上述公式可知, 当改变 R_D 值时, 可以调节同步 MOS 关断阈值 V_{DSOFF} 。

3) LP35118V 通过 D 脚自供电, 调节电阻可以调节供电能力。

4) 建议 R_D 电阻 $200\Omega \sim 350\Omega$

保护功能

LP35118V 集成了 VCC 欠压保护, 过压钳位, 以及驱动脚去干扰等技术。

PCB 设计

在设计 LP35118V PCB 时，需要遵循以下指南：

主功率回路走线要短粗；

主功率回路不要包围芯片；

DRV 与功率管栅极的连线尽量短；

GND 与功率管源极的连线尽量短；

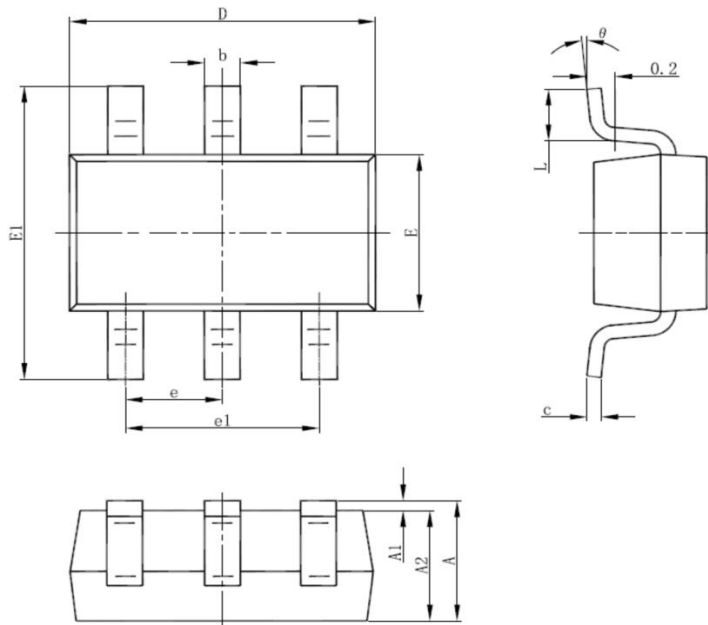
VCC 旁路电容紧靠芯片 VCC 管脚和 GND 管脚；

D 引脚的铺铜面积适当大些以提高芯片散热。

LANDP CONFIDENTIAL

封装信息

SOT23-6L 封装信息



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.000	1.300	0.039	0.051
A1	0.000	0.150	0.000	0.006
A2	1.000	1.200	0.039	0.047
b	0.300	0.500	0.012	0.020
c	0.100	0.200	0.004	0.008
D	2.800	3.020	0.110	0.119
E	1.500	1.700	0.059	0.067
E1	2.600	3.000	0.102	0.118
e	0.950 (BSC)		0.037 (BSC)	
e1	1.800	2.000	0.071	0.079
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

SOP23-6L 焊盘推荐尺寸

